

基于硅光电倍增管的 PET 前端读出 ASIC 设计

沈林凯, 高德远, 魏廷存, 高 武, 曾蕙明

(西北工业大学 计算机学院, 陕西 西安 710065)

摘 要: 针对 SPM 探测器的特点, 采用 TSMC 0.18 μm CMOS 工艺, 设计了基于 SPM 的 PET 前端读出 ASIC 芯片, 包括 RGC 前置放大器、积分器、整形器、采样保持电路等能量测量电路, 以及鉴别器、单稳态电路等时间测量电路。Hspice 仿真结果表明, 该电路能够完成对 SPM 探测器输出信号的读出和处理功能, 满足 PET 系统设计要求。

关键词: 硅光电倍增管, 正电子发射断层成像, 前端读出电路, 专用集成电路

中图分类号: TN4

文献标识码: A

文章编号: 1000-7180(2012)04-0084-05

Design of a PET Front-end Readout ASIC for SPM Detector

SHEN Lin-kai, GAO De-yuan, WEI Ting-cun, GAO Wu, ZENG Hui-ming

(School of Computer Science and Technology, Northwestern Polytechnical University, Xi'an 710065, China)

Abstract: The front-end readout ASIC of a PET with SPM detectors is designed based on TSMC 0.18 μm CMOS process. The designed chip consists of both the energy and time measurement chain, including RGC pre-amplifier, integrator, shaper, sample and hold circuit, discriminator, monostable circuit and so on. The Hspice simulation results show that, the designed front-end readout ASIC can accomplish the functions of readout and process of the signals from SPM detector, and satisfies the requirements of PET system.

Key words: SPM, positron emission tomography (PET), front-end readout circuit, ASIC

1 引言

正电子发射断层成像 (Positron Emission Tomography, PET) 是当今生物医学领域中最高层次的成像技术之一, 它集解剖、功能和代谢图像于一体, 使图像信息多元化, 给生物医学研究和临床诊断治疗提供了分子级别的无创成像技术, 尤其适合于肿瘤的早期诊断和治疗。

硅光电倍增管 (Silicon Photomultiplier, SPM), 是一种新型的光电探测器件, 由工作在盖革模式的雪崩二极管阵列组成, 具有增益高 (10^6 以上)、灵敏度高、一致性好、尺寸小、偏置电压低、对磁场不敏感、结构紧凑等特点。

对于核医学成像的前端电子系统。随着 PET 成像系统的分辨率不断提高, 前端电子系统需要很多

通道的探测器将占用很大的空间。另外, 由于前端电子系统处理微弱电信号, 板级信号很容易受到电磁兼容和环境噪声的干扰, 且功耗较大。因此, 必须用专用集成电路 (ASIC) 替代用离散器件实现的前端电子系统。

本文采用 TSMC 0.18 μm CMOS 工艺, 设计了一款基于 SPM 探测器的 PET 系统前端读出电路芯片, Hspice 仿真结果表明, 该电路能够完成对 SPM 探测器输出信号的读出和处理功能, 满足 PET 系统设计要求。

2 PET 系统及前端读出电路结构

PET 系统结构如图 1 所示, 共有 16 个通道, 每一个通道连接一个 SPM 探测器, 16 个通道共用一个 ADC, 用于对能量信息的数字化处理, 每一个通

收稿日期: 2011-07-08; 修回日期: 2011-09-10

基金项目: 国家自然科学基金项目 (60972157); 国家青年科学基金青年科学基金项目 (61101190); 西北工业大学研究生创业种子基金 (Z2011122)

道有一个 TDC(时间—数字转换电路),用于对时间信息的数字化处理. JTAG 控制器用于芯片的初始控制和辅助测试. 另外还有芯片的偏置电路及逻辑控制电路^[1].

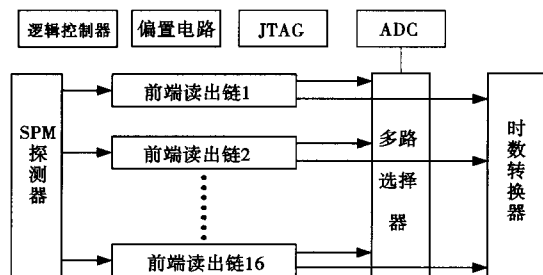


图 1 PET 系统结构图

γ 光子撞击在 SPM 探测器上时输出高频微弱电流信号,需要首先经过前置放大器处理. 经前置放大器处理后的信号分为两路,一路为能量测量,用于测量探测器收集到的光信号所产生能量的大小,该能量信息通过一个高速 ADC 数字化后送入计算机处理,进而确定粒子撞击在探测器上的准确位置,提高 PET 系统的空间分辨率. 能量测量链主要包括了增益调节电路,积分电路,整形电路和采样保持电

路. 另一路为时间标记,用于记录光子撞击在探测器上的时间信息,该信息通过 TDC 电路处理,判断两个 γ 光子是否由一次湮灭事件发生所产生的,即是否为真符合事件,此外该时间信息通过单稳态电路可控的延时后用作能量信号的峰值检测脉冲. 时间标记链主要包括了电流比较器和单稳态电路. 前端读出电路的整体结构如图 2 所示^[2].

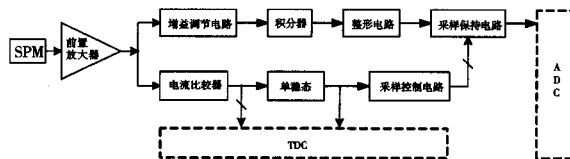


图 2 前端读出电路结构图

3 电路原理与设计

3.1 能量测量模块

能量测量模块主要包括了 RGC 前置放大器^[3]、增益调节、积分器、整形器等电路,其结构原理图如图 3 所示.

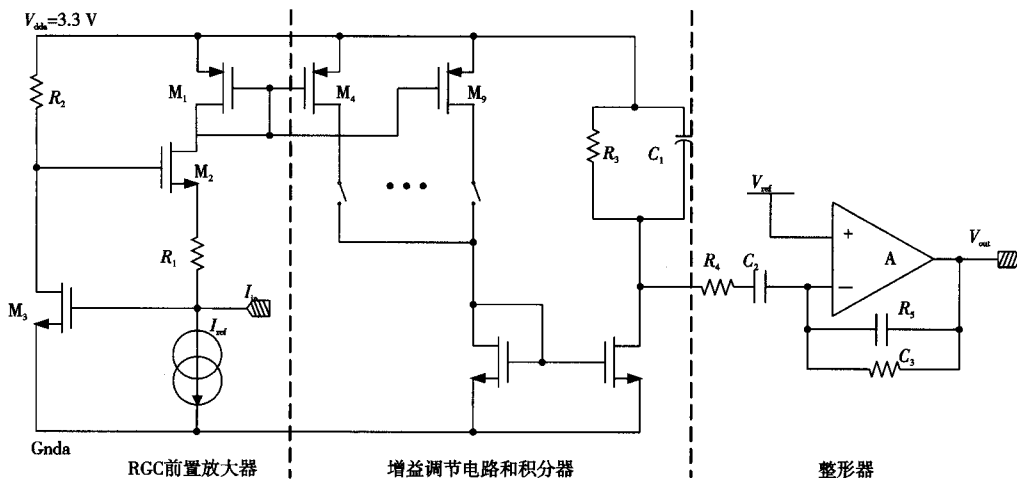


图 3 能量测量模块原理图

探测器输出的电流信号是高频弱信号,宽度约为 100 ns,大小在 0~10 μ A 之间,因此要求前置放大器具有大带宽. 同时,为了隔离探测器寄生电容,减小探测器电容对前置放大器带宽的影响以及检测微弱信号,要求前置放大器具有低输入阻抗.

本设计中采用 RGC 前置放大器,图 3 中 M_1 、 M_2 构成了共栅结构,由于 R_2 和 M_3 组成了一个反馈回路,这种放大器能够获得非常低的输入阻抗,经

计算得到这个阻抗值为

$$Z_{in} = 1/g_{m2} (1 + g_{m3} R_2) \quad (1)$$

其输入电阻比共栅极放大器的输入电阻小了 $1/(1 + g_{m3} R_2)$ 倍. 合理的设置管子的宽长比,仿真得到 RGC 放大器的带宽为 141.9 MHz,输入阻抗随输入信号频率变化如图 4 所示,从图中可知,在工作频率段内,RGC 前置放大器的输入阻抗为 100 Ω 左右.

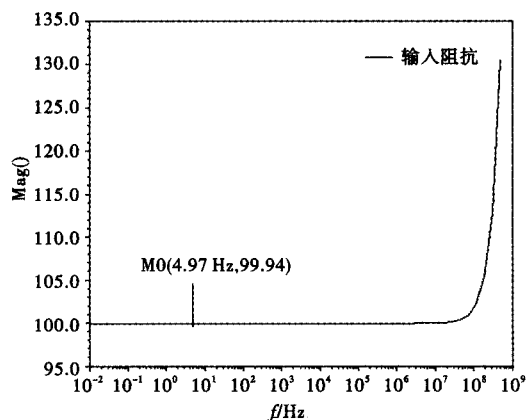


图4 前置放大器的输入阻抗随输入信号频率变化曲线

由于存在光电探测器增益不准确和探测器漏电流造成的误差,需要通过增益可调电路来精确调节前端读出信号的增益.本设计采用六级调节,如图3中 $M_4 \sim M_9$.每级按照2倍的方式递增,这种结构比较简单而且可以获得高线性度的电流增益,但是,这种结构在版图设计时需要考虑匹配问题.

增益调节电路得到的电流信号需要经过积分器转化为电压信号,并将此电压信号送入整形器.在频域上可以将整形器看作带通滤波器,本文选择二阶

有源CR-RC整形器,这种电路可以很好抑制高频电子噪声和低频白噪声,提高前端信号的信噪比.本设计中,整形时间的理论值是300 ns.整形器的传输函数为

$$H(s) = -\frac{sR_5C_2A^2}{(1+s\tau_p)(1+s\tau_p)} \quad (2)$$

式中, A 为运放的增益, $\tau_p = R_4C_2 = R_5C_3$,被称为整形时间.通过调节电阻和电容的值可以调整脉冲到达最高点的时刻.另外,如果满足 $R_4C_2 = R_5C_3$,具有不同电压幅度的输入脉冲信号被整形为具有相同的峰值到达时间,如图5所示.

整形器中运放的增益需要足够大才可以将它看作理想电路,其带宽必需满足整形信号的要求.此外,运放的动态范围必需足够大以使整形信号在变换过程中不失真.

通过设置合适的宽长比,仿真得到该运放的共模输入范围为0.3~2.1 V,较大的输入范围保证了变换过程不失真;增益带宽积为32.35 MHz,相位裕度为64.09°,能够很好地保持运放工作的稳定性;其小信号增益为96.49 dB,从而保证了良好的线性度.

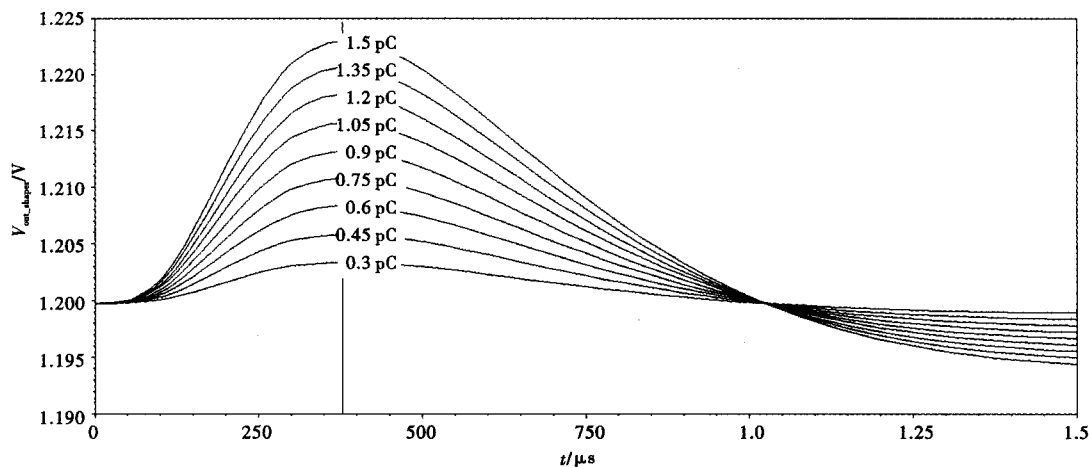


图5 整形器的输出电压波形

3.2 时间鉴别器

由于前置放大器得到了电流信号,因此时间标记可以由一个高速的电流模比较器^[4]直接从前置放大器的输出获得,通过比较前置放大器输出电流与参考电流的差值可以生成一个触发脉冲,这与其他设计中从一个快整形器的输出得到的时间标记不同.这个触发信号可以被TDC进行测量并数字化.此外,该触发信号还要经单稳态电路处理后用于能量测量模块的采样和保持.由于电流信号变化微弱,

因此要求电流比较器对低电流敏感,同时要求电流比较器的反应时间应为纳秒级,电流比较器结构如图6所示.

当 ΔI_{in} 流入到比较器电路时, M_5 管导通, M_3 管截止,通过 M_1 管和 M_2 管的正反馈作用, M_6 迅速导通,而 M_7 关闭,最终,比较器的输出为高电平.相反,当 ΔI_{in} 流出比较器电路时,情况刚好相反,比较器的输出为低电平.

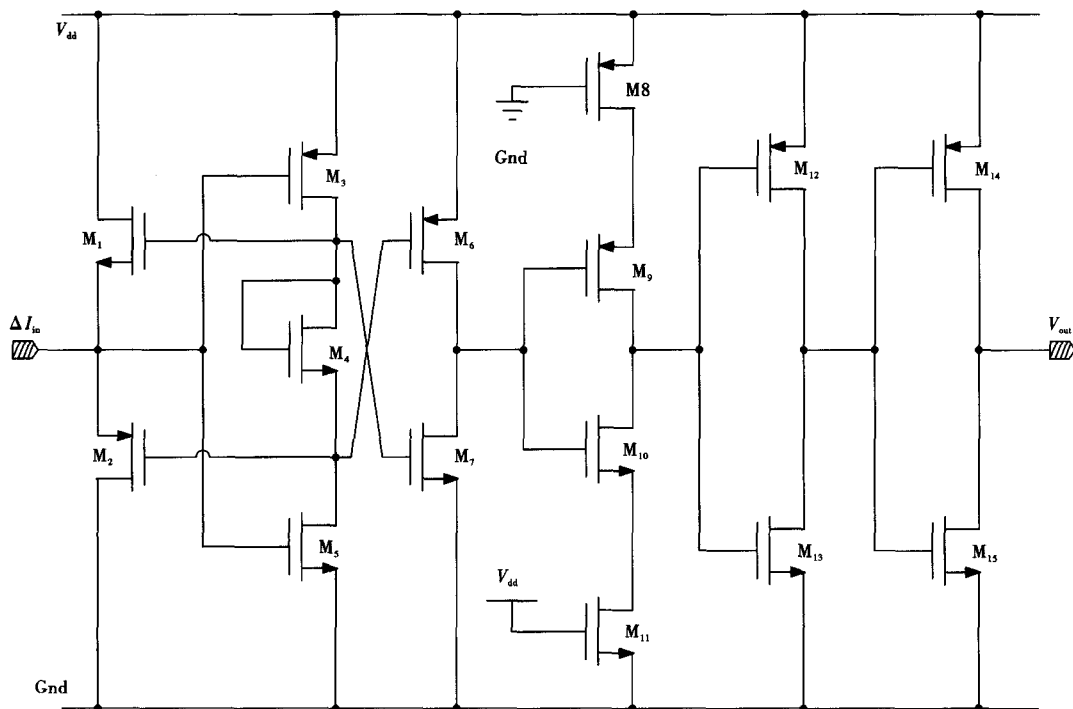


图6 电流比较器结构图

该电路的创新之处在于,在 M_3 和 M_5 之间加入了二极管连接的 M_4 管,调节了 M_1 和 M_2 的栅极电压,使得这两个管子更饱和,电流比较更灵敏,同时克服了电路在输入低电流情况下的死区. 为了优化性能, M_4 需要较宽的沟道宽度来提供输出结点的充/放电电流和避免体效应带来的晶体管上的压降. 同时加入两个控制管,如图6中的 M_8 和 M_{11} 组成了快速反相器,这个改进可以处理从几微安到几纳安的输入电流. 该电流比较器的延时时间为纳秒级,比较器的输入—输出仿真结果如图7所示.

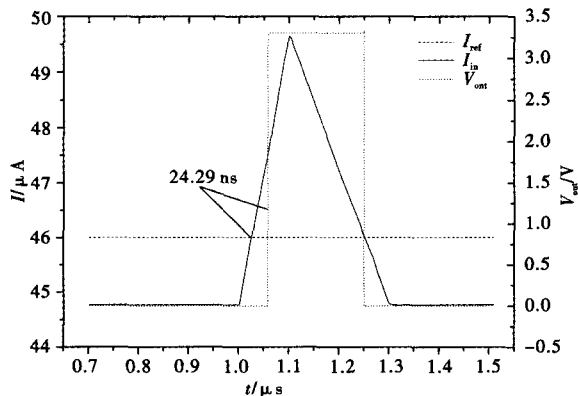


图7 电流比较器的输入—输出仿真结果

3.3 单稳态电路

由于整形器的整形时间固定为 300 ns, 因此, 可

利用单稳态电路^[5]将电流比较器输出的时间触发信号延时后, 作为能量测量模块中采样保持电路的控制信号(即采样信号), 用于采样从整形电路输出的脉冲信号, 实现峰值采样. 其原理图如图8所示.

输入信号 V_{in_mono} 控制 MOS 管的关断, 利用电容充放电实现延时, 其中电压信号 V_{coarse} 作为粗调信号控制电阻值的大小以改变时间常数, 从 RC 延时电路输出的电压信号进入差分电路中与 V_{fine} 进行比较, 其中 V_{fine} 信号作为细调信号可以小幅度的改变单稳态电路的延时, 最终电路得出一个可控延时的脉冲电压信号即 Hold 信号.

4 仿真结果

以上电路采用 TSMC 0.18 μm CMOS 工艺实现, 其仿真结果如图3~图7所示. 仿真时分别给出两个不同大小的输入电流信号(5 μA , 10 μA), 它们代表了两个不同的能量大小. 经过积分器和整形器后具有相同的峰值到达时间, 利用电流比较器得到触发脉冲后经过单稳态电路的调整得到了采样脉冲, 利用采样脉冲的上升沿进行采样, 图中显示采样脉冲上升沿能够精确地对准整形器峰值时刻, 由于时间窗口为 5.12 μs , 因此从图中可以看到, 在第二个时间窗口正确的输出了第一个信号的峰值, 第三个时间窗口正确的输出了第二个信号的峰值.

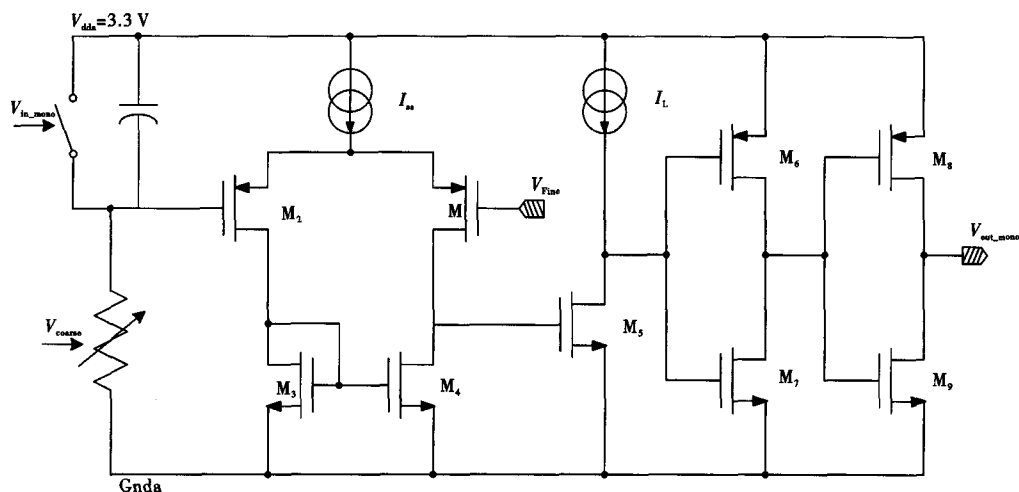


图 8 单稳态电路原理图

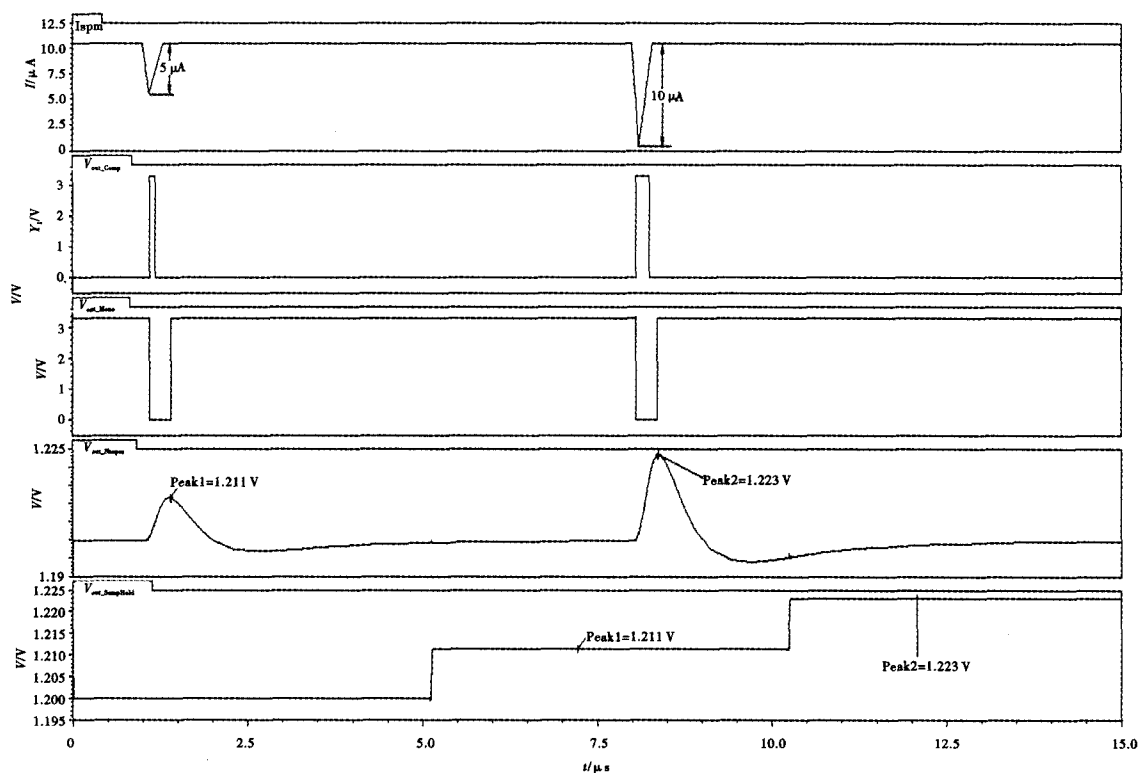


图 9 前端读出电路瞬态仿真图

5 结束语

由于 SPM 探测器具有高增益、高灵敏度和对磁场不敏感等优点,将在 PET 系统中获得广泛应用. 本文采用 TSMC 0.18 μm CMOS 工艺设计了基于 SPM 探测器的 PET 系统前端读出电路. 仿真结果表明,该电路能够完成对 SPM 探测器输出信号的读出功能,满足系统设计要求. 目前正在进行版图设计和流片验证.

参考文献:

- [1] 高武. 正电子发射断层成像前端读出芯片设计技术研究[D]. 西安:西北工业大学,2011.
- [2] Zeng Huiming, Wei Tingcun, Gao Wu, et al. Architecture of the front-end readout ASIC for 4-D PET imaging[C]//2011 International Congerence on Multimedia and Signal Processing. Poland, 2011:176-179.

(下转第 93 页)

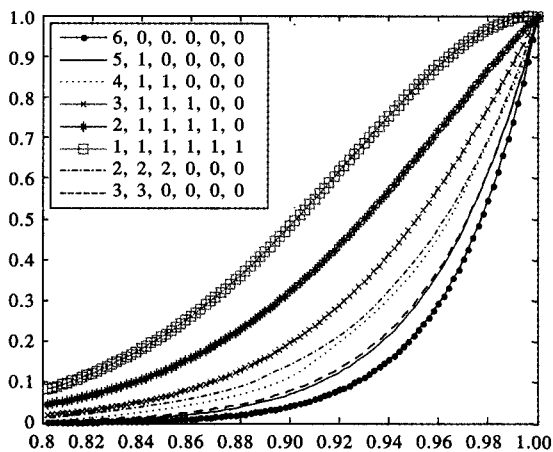
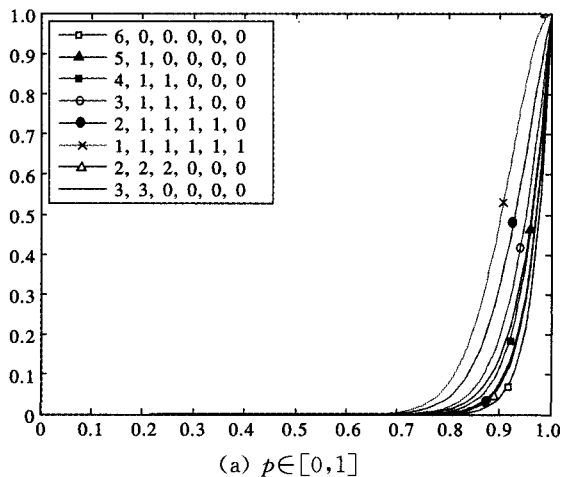


图5 系统可靠性曲线

现之间的相互转换。当自组织神经网络中的某些神经元或其某个功能发生故障时,可通过系统的自组织过程,利用同层中其他神经元的冗余功能或冗余神经元进行替代,从而在很大程度上保证了电路逻辑拓扑及系统功能的完备性,提高了电子系统的可

靠性。自组织冗余容错系统是将生物自组织特性引入到电子电路设计实践中的一次尝试,如何将生物系统的自修复、自适应以及其他优良特性更好的引入到电子系统中,将是后续工作研究的重点。

参考文献:

- [1] 王仲生. 智能故障诊断与容错控制[M]. 西安: 西北工业大学出版社, 2005.
- [2] 林勇. 基于进化型硬件的容错方法研究[M]. 合肥: 中国科学技术大学, 2007.
- [3] 哈根. 神经网络设计[M]. 戴葵, 译. 北京: 机械工业出版社, 2002.
- [4] Morgado Dias F, Antunes A. Fault tolerance of artificial neural networks: an open discussion for a global model[J]. International Journal of Circuits, Systems and Signal Processing, 2010, 4(1):9-16.
- [5] 安全, 梁川, 吴平. 脉冲响应神经网络的构建[J]. 信息与控制, 2009, 38(4):455-460.
- [6] Jason Gauci, Kenneth O Stanley. Autonomous evolution of topographic regularities in artificial neural networks[J]. Neural Computation, 2010 (22): 1860 - 1898.
- [7] Javier Macia, Ricard V Solé. Distributed robustness in cellular networks: insights from synthetic evolved circuits[J]. J R Soc Interface, 2009, 33(6):393-400.
- [8] Ortega C, Mange D, et al. Embryonics a bio-inspired cellular architecture with fault-tolerant properties[J]. Genetic Programming and Evolvable Machines, 2000 (1): 187-215.
- [9] 刘慧, 朱明程. 仿生容错系统的可靠性分析[J]. 半导体技术, 2003, 28(2):36-40.

作者简介:

巨政权 男, (1980—), 博士研究生. 研究方向为电磁防护理论与技术.

(上接第 88 页)

- [3] Sung Min Park, Hoi-Jun Yoo. 1.25-Gb/s regulated cascode CMOS transimpedance amplifier for Gigabit Ethernet applications[J]. IEEE Journal of Solid-State Circuits, 2004(39): 112-121.
- [4] Hongchin Lin, Jie-Hau Huang, Shyh-Chyi Wong. A simple high-speed low current comparator[C] // Circuits and Systems, ISCAS 2000. Geneva, 2000: 713-716.
- [5] Nicolas Ollivier-Henry, Wu Gao, Xiaochao Fang, et

al. Design and characteristics of a multichannel front-end ASIC using current-mode CSA for small-animal PET imaging [J]. IEEE Transactions on Biomedical Circuits and Systems, 2011(5):90-99.

作者简介:

沈林凯 男, (1987—), 硕士研究生. 研究方向为微电子集成电路设计.